

Unitatea centrală de procesare

As.Ing. Valentin Voiculescu

ETTI

A206 Leu

valyvoiculescu@yahoo.com

2017

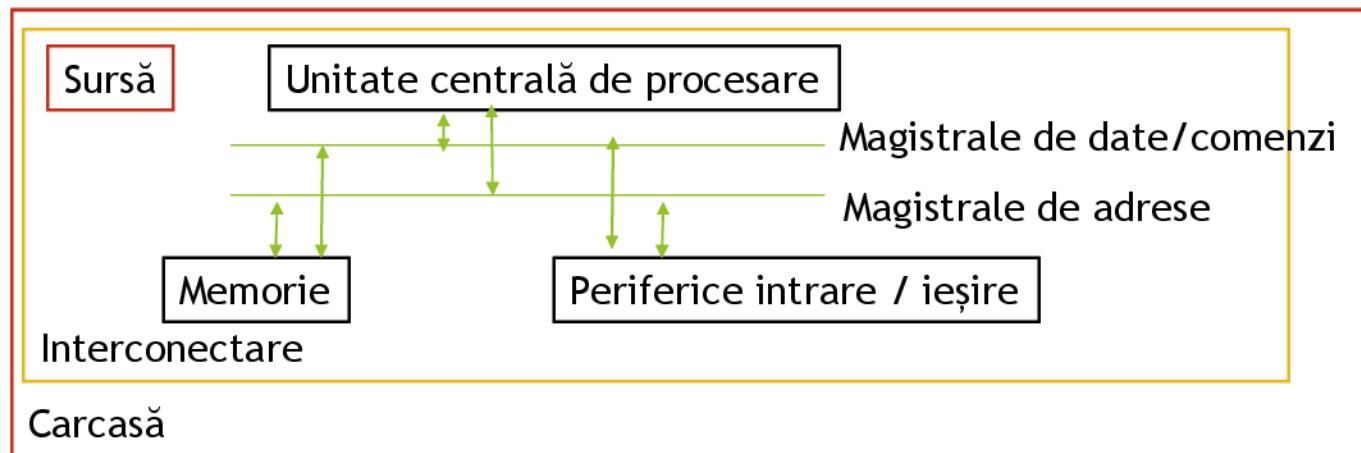


Cuprins

- ▶ Introducere
- ▶ Termeni specifici
- ▶ Memoria cache
- ▶ Paralelism
- ▶ Superscalar
- ▶ CISC, RISC, VLIW
- ▶ Arhitecturi reprezentative MPU
- ▶ Arhitecturi reprezentative MCU
- ▶ Managementul puterii
- ▶ Criterii de alegere pentru o aplicație

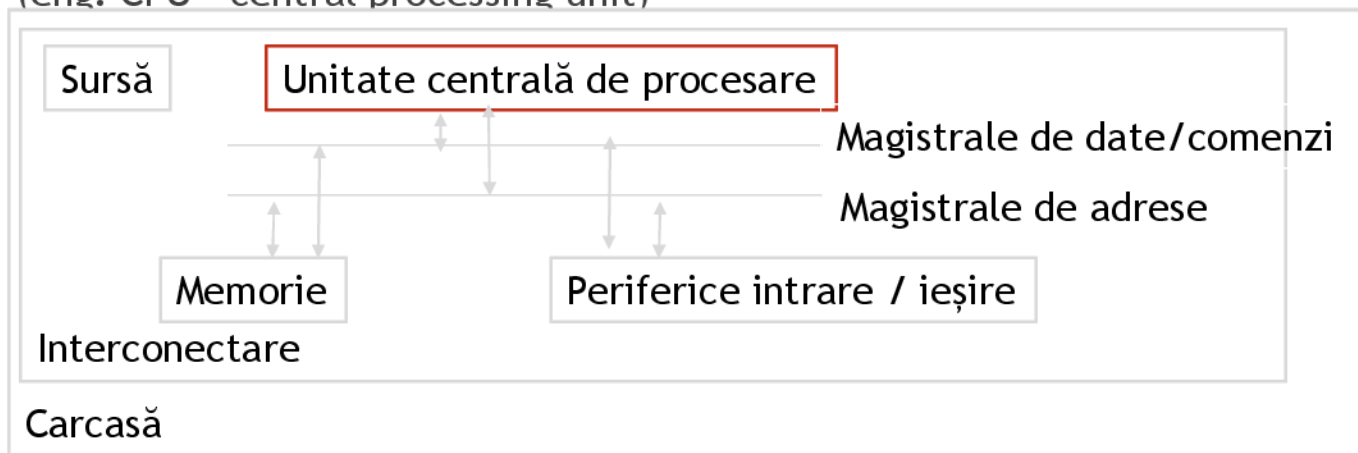
Introducere

- Reamintim diagrama generală a unui sistem cu procesor



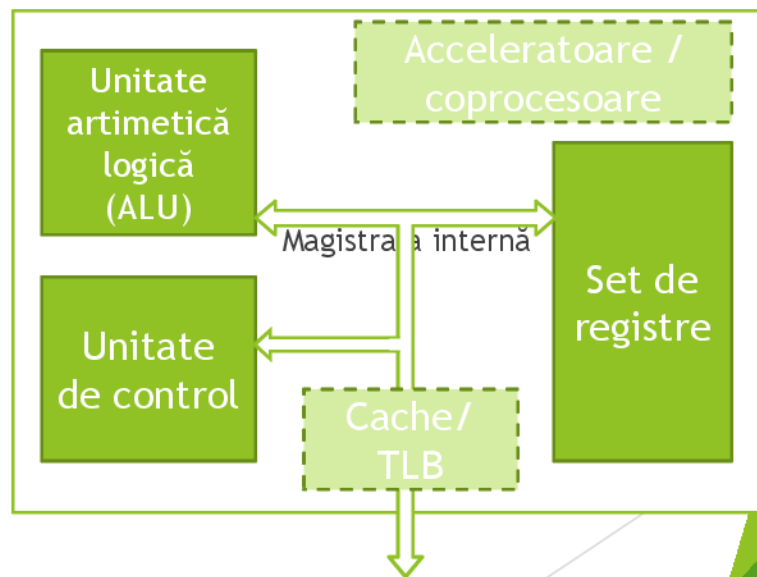
Introducere

- ▶ În acest capitol ne referim strict la unitatea centrală de procesare
- ▶ (eng. CPU - central processing unit)



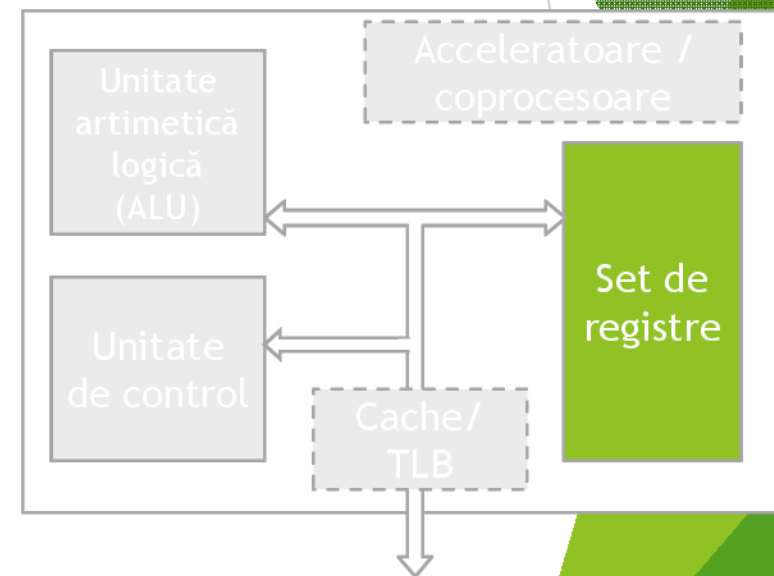
Unitatea centrală de procesare

- ▶ Conține
- ▶ Un set de registre
- ▶ O unitate aritmetică-logică
- ▶ O unitate de control
- ▶ Acceleratoare / coprocesoare



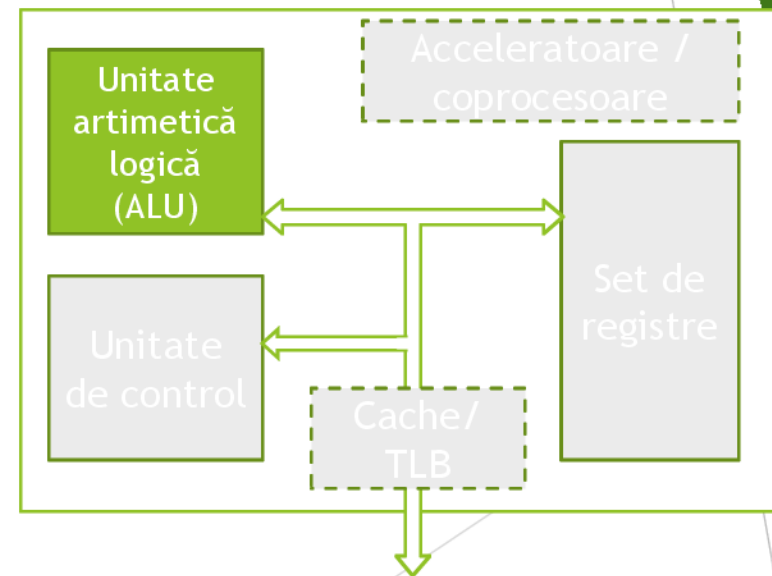
Setul de registre

- ▶ Setul de registre
- ▶ Eng. Register Set / Register File
- ▶ Memorie foarte rapidă, sincronă cu procesorul
- ▶ Pentru stocarea și recuperarea rapidă a datelor
- ▶ Majoritatea tipurile de sisteme au astfel de registre
- ▶ Microprocesoarele (MPU),
- ▶ microcontrollerele (MCU),
- ▶ procesoarele digitale de semnal (DSP)
- ▶ Ex: Registru de stivă (SP), registru de pointer (IP), acumulator



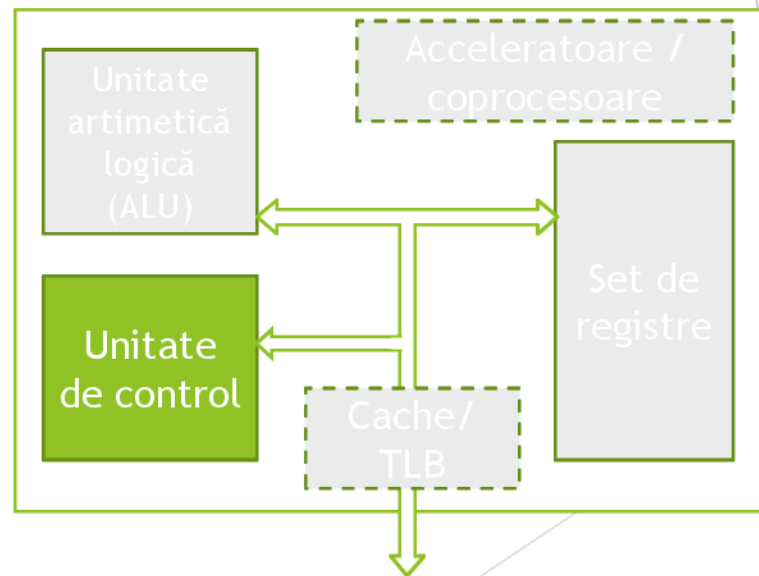
Unitatea aritmetică logică (ALU)

- ▶ Unitatea aritmetică logică
- ▶ Eng. Arithmetic Logic Unit - ALU
- ▶ Efectuează operațiile în întreg din CPU:
- ▶ aritmetice
 - ▶ adunare, scădere, înmulțire, împărțire
- ▶ logice (and, or, xor, not, ...)



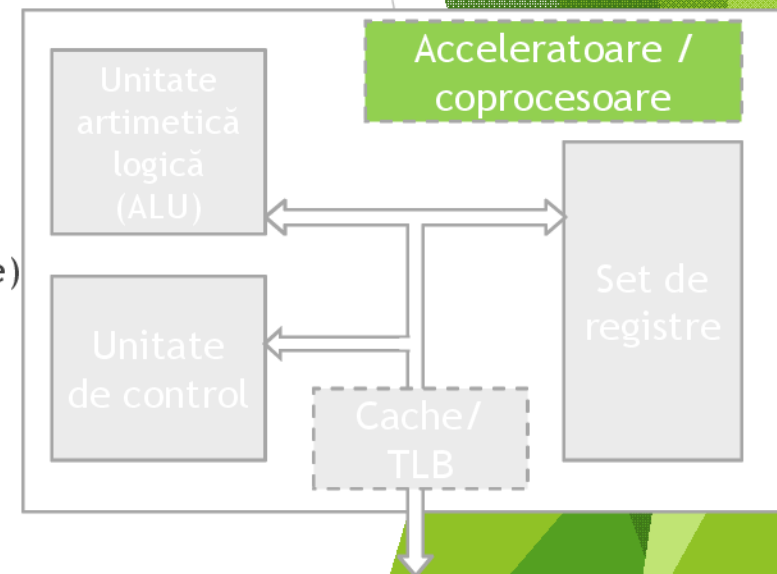
Unitatea de control

- ▶ Responsabilă pentru operațiile de încărcare/stocare
- ▶ Gestionează fluxul operațiilor efectuate de ALU, FPU
- ▶ Gestionează deplasarea
 - ▶ datelor/comenzilor/instrucțiunilor
 - ▶ înspre/dinspre procesor
- ▶ Cuprinde
 - ▶ decodor de instrucțiuni
 - ▶ Logică de control
 - ▶ Generator de tact pentru sincronizare la nivel CPU
- ▶ Opțional include funcție tip DMA
- ▶ Include MMU - în sistemele MPU
- ▶ Opțional include feature-uri de protecție a memoriei



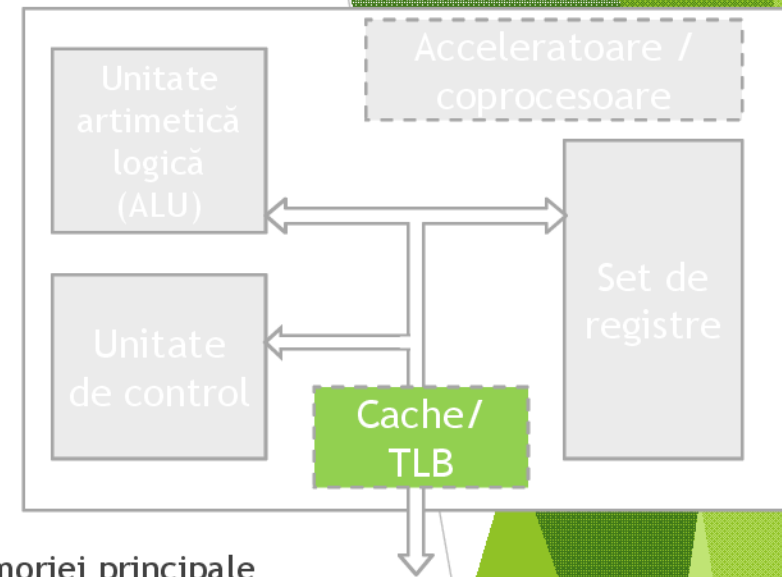
Acceleratoare / coprocesoare

- ▶ Acceleratoare /coprocesoare tipice
- ▶ Unitatea de procesare în virgulă mobilă
 - ▶ Eng. Floating Point Unit (FPU) sau Vectored Floating Point (VFP)
 - ▶ Efectuează procesări aritmetice în virgulă mobilă (nr. fracționale)
- ▶ Unități de procesare tip MMX / NEON / SIMD
 - ▶ Operații vectoriale pentru numere întregi
 - ▶ MMX - multimedia extension
 - ▶ NEON - echivalent MMX pe arhitecturi ARM
 - ▶ SIMD - single instruction multiple data
- ▶ Unități de măsurare a performanței (măsoară ciclul, instrucțiuni, cache hit, cache miss, ...)



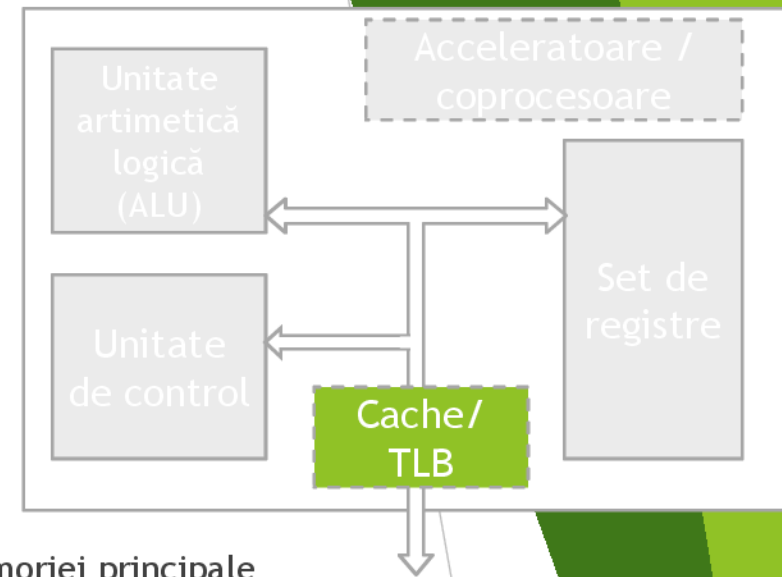
Cache

- ▶ Memorie tampon pentru date/instrucțiuni,
- ▶ situată între unitățile de procesare și memoria internă
- ▶ De viteză și capacitate intermediară
 - ▶ Viteză mai mică decât cea a unității ALU, mai mare decât a memoriei principale
 - ▶ Capacitate/dimensiune mai mare decât cea a registrelor, dar mult mai mică decât a memoriei sistemului
- ▶ De obicei există mai multe astfel de niveluri cache în sistem
 - ▶ Cele mai apropiate de ALU sunt mai rapide și mai mici
 - ▶ Cele mai depărtate de ALU mai lente și mai mari



TLB (opțional)

- ▶ TLB - transaction lookaside buffer
- ▶ Memorie tampon pentru intrări MMU
- ▶ De viteză și capacitate intermediară
 - ▶ Viteză mai mică decât cea a unității ALU, mai mare decât a memoriei principale
 - ▶ Capacitate/dimensiune mai mare decât cea a registrelor, dar mult mai mică decât a memoriei sistemului
- ▶ De obicei există mai multe astfel de niveluri cache în sistem
 - ▶ Cele mai apropiate de ALU sunt mai rapide și mai mici
 - ▶ Cele mai depărtate de ALU mai lente și mai mari



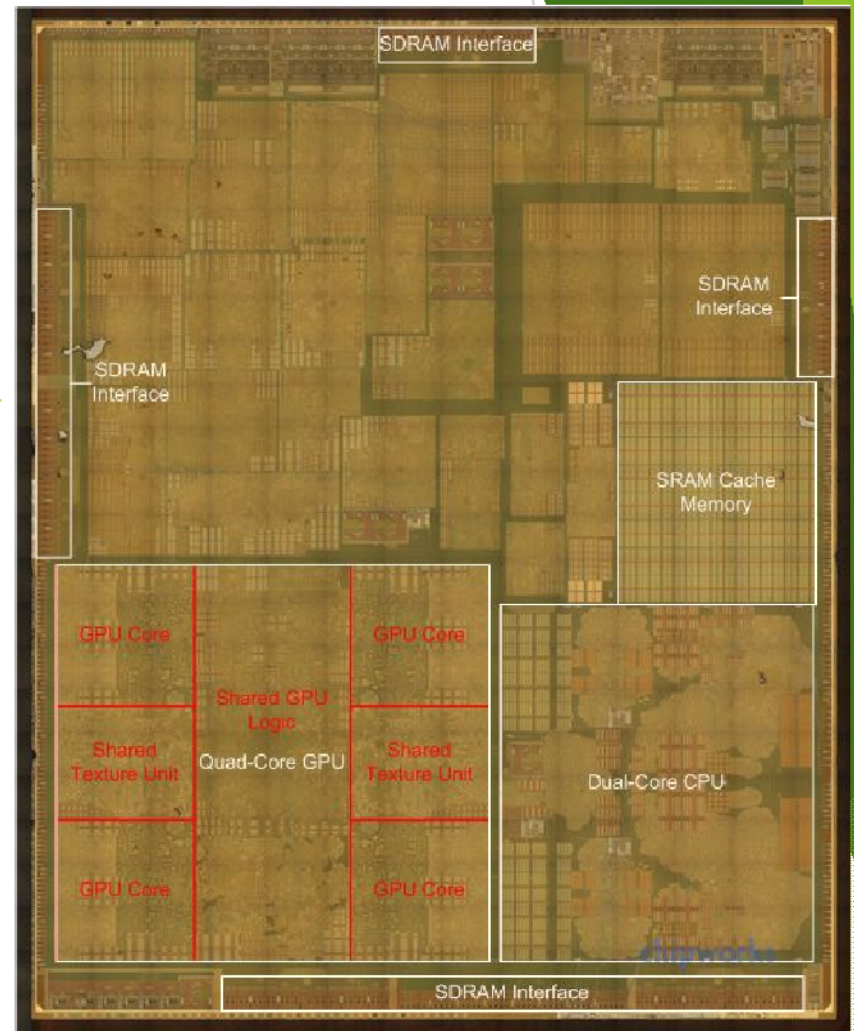
Exemplu de SoC

- ▶ Apple A8

<http://www.anandtech.com/show/8562/chipworks-a8>

- ▶ Observați zonele stânga sus și stânga jos din aria designată dual Cpu Core

- ▶ Aceasta reprezintă o regiune de cache



Cuprins

- ▶ Introducere
- ▶ **Termeni specifici**
- ▶ Memoria cache
- ▶ Paralelism
- ▶ Superscalar
- ▶ CISC, RISC, VLIW
- ▶ Arhitecturi reprezentative MPU
- ▶ Arhitecturi reprezentative MCU
- ▶ Managementul puterii
- ▶ Criterii de alegere pentru o aplicație

Termeni specifici

- ▶ CPU - central processing unit
- ▶ ALU - arithmetic logic unit
- ▶ DMA - direct memory allocation
- ▶ DFVS - dynamic frequency and voltage scaling
- ▶ MMU - memory management unit
- ▶ TLB - transaction lookaside buffer



Termeni specifici

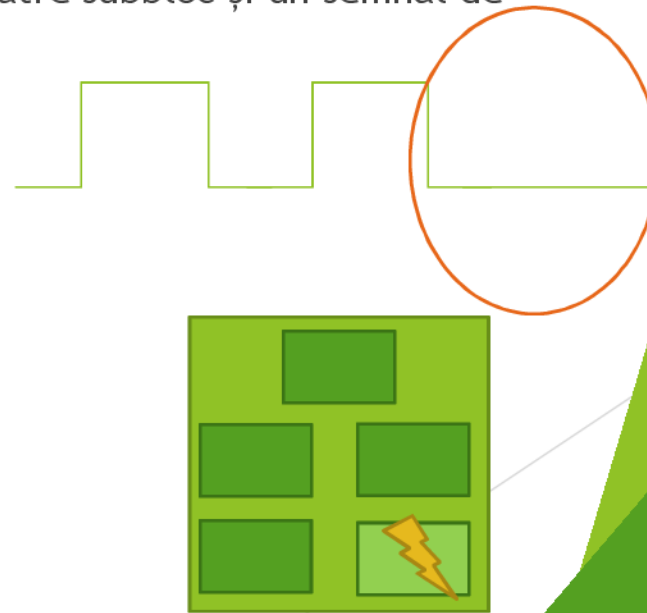
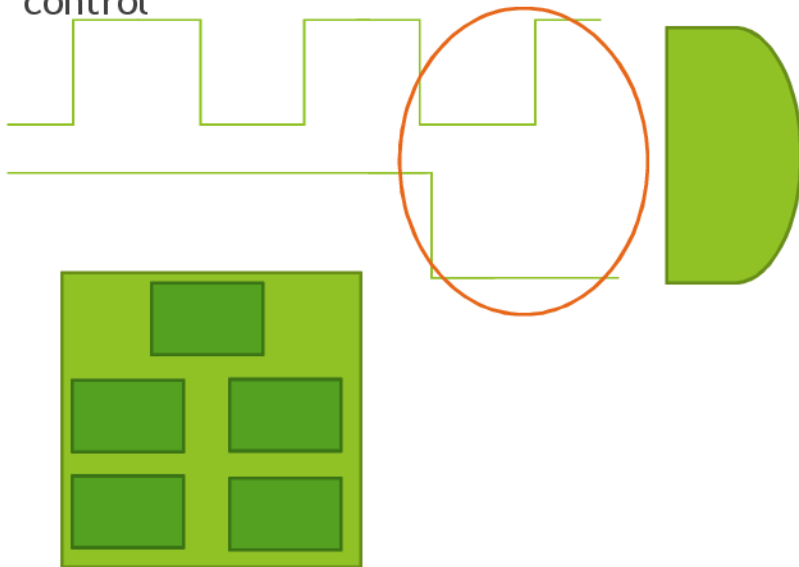
- ▶ In-order processing - instrucțiunile sunt executate în ordine
- ▶ Out-of-order processing - ordinea de execuție a instrucțiunilor poate fi schimbată, dacă instrucțiunile nu sunt interdependente
- ▶ Cache - memorie tampon
- ▶ Thread-uri - fire de execuție hardware
- ▶ Cycles - cicluri de tact ai semnalului de ceas după care funcționează CPU
- ▶ IPC - instructions per cycle
- ▶ CPI - clocks per instruction

Termeni specifici

- ▶ N_{clk} - numărul de tacte pe procesor (ale unui program)
- ▶ T_{clk} - perioada de ceas la care funcționează procesorul
- ▶ f_{clk} - frecvența de ceas la care funcționează procesorul

Termeni specifici

- ▶ Clock gating - metodă de a opri un subbloc din SoC din a funcționa oprindu-i tactul pe semnalul de ceas
- ▶ Folosesc o poartă AND între semnalul de ceas către subbloc și un semnal de control



Termeni specifici

- ▶ Termeni de comparație între procesoare diferite

- ▶ t_{cpu} = timpul de rulare pe procesor,

$$t_{cpu} = N_{clk} \cdot T_{clk} = \frac{N_{clk}}{f_{clk}}$$

- ▶ Performanța - timpul necesar rezolvării unei probleme fixe

$$Perf = \frac{1}{t_{cpu}}$$

- ▶ CPI - clocks per cycle (numărul de tacte pe procesor / numărul de instrucțiuni)

$$CPI = \frac{N_{clk}}{N_{inst}} \quad IPC = \frac{N_{inst}}{N_{clk}}$$

Vă mulțumesc

